

**ENGENHARIA DE COMPUTAÇÃO**

ARQUITETURA E ORGANIZAÇÃO BÁSICA DE COMPUTADORES — LABORATÓRIO

Exp. N.º1

Circuitos Combinacionais

Turma: CP300TIN1 (segunda-feira, 19h)

Nome: Douglas Braz Machado — RA: 210 034

Nome: João Victor Athayde Grilo — RA: 210 491

Nome: Julio Cesar Bonow Manoel — RA: 210 375

Professor: Rafael Rodrigues da Paz

Sorocaba / SP

14/03/22

1. **PROCEDIMENTO EXPERIMENTAL**

Na primeira etapa do experimento, é proposto a verificação das funcionalidades das três fundamentais portas logicas (NOT, OR e AND), assim validando os funcionamentos de cada uma como é demonstrado abaixo pela Figura 1.

Interface gráfica do usuário, Texto, Aplicativo, Excel

Descrição gerada automaticamente

Figura 1 — Primeira etapa do experimento

Na segunda etapa do experimento, é proposto a validação das duas portas logicas universais (NAND e NOR), para que assim seja possível verificar-se o funcionamento de cada uma como é demonstrado abaixo pela Figura 2.

Uma imagem contendo Tabela

Descrição gerada automaticamente

Figura 2 – Segunda etapa do experimento

Em seguida é apresentado a terceira etapa do experimento, onde é orientado o desenvolvimento de um circuito compatível com a porta lógica XOR, utilizando somente as portas logicas fundamentais, com a validação do mesmo, como é demonstrado abaixo pela Figura 3.

Diagrama

Descrição gerada automaticamente

Figura 3 — Terceira etapa do experimento

Com esse circuito, percebe-se todas as possíveis saídas dos dados são iguais às saídas de dados da porta lógica (XOR). Como é demonstrado da Tabela 1, assim validando o circuito desenvolvido.

|  |  |  |  |
| --- | --- | --- | --- |
| **Entrada** | | **Saída Circuito** | **Saída XOR** |
| A | B | X = A + B | X = A + B |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |

Tabela — Validação dos Dados da Terceira etapa.

A seguir na quarta etapa, é instruído o desenvolvimento de um circuito compatível com a porta lógica XOR, utilizando somente as portas logicas universais, com a validação do mesmo, como é demonstrado abaixo pela Figura 4.

Diagrama

Descrição gerada automaticamente

Figura 4 – Quarta etapa do experimento

Com esse circuito, percebe-se todas as possíveis saídas dos dados são iguais às saídas de dados da porta lógica (XOR). Como é demonstrado da Tabela 1, assim validando o circuito desenvolvido.

|  |  |  |  |
| --- | --- | --- | --- |
| **Entrada** | | **Saída Circuito** | **Saída XOR** |
| A | B | X = A + B | X = A + B |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |

Tabela 2 — Validação dos Dados da Terceira etapa

**2. ANÁLISE DE DADOS**

Conclui-se que mesmo sem a utilização de algumas portas logicas ou fundamentais, é possível realizá-las por uma combinação de outras portas logicas sendo elas fundamentais ou universais. Como é observado nas figuras 3 e 4 e nas tabelas 1 e 2.

Os dados coletados durante o experimento foram de acordo com o esperado, o que pode ser verificado através da comparação dos resultados obtidos nas figuras de 1 a 4 com as tabelas de validação de dados.